

Framleiðsla smárása:

MOSFET – skölun

Kaflí 12

Jón Tómas Guðmundsson

tumi@hi.is

8. vika haust 2018

Þröskuldsspenna V_T

- Ein mikilvægasta kennistærð MOSFET er þröskuldsspennan
- Leggja þarf við þröskuldsspennuna í MOS kjörtvisti,

$$-\frac{Q_{sc}}{C_o} + 2\psi_b$$

spennuna sem þarf að leggja á til að fá flata borða

$$V_{FB} = \phi_{ms} - \frac{Q_{it}}{C_o}$$

þannig að þröskuldsspennan er gefin með

$$V_T = \phi_{ms} - \frac{Q_{it}}{C_o} - \frac{Q_{sc}}{C_o} + 2\psi_b$$

- Hér er $\psi_b = (E_i - E_F)/q$ í hlutlausu undirlaginu

Þröskuldsspenna V_T

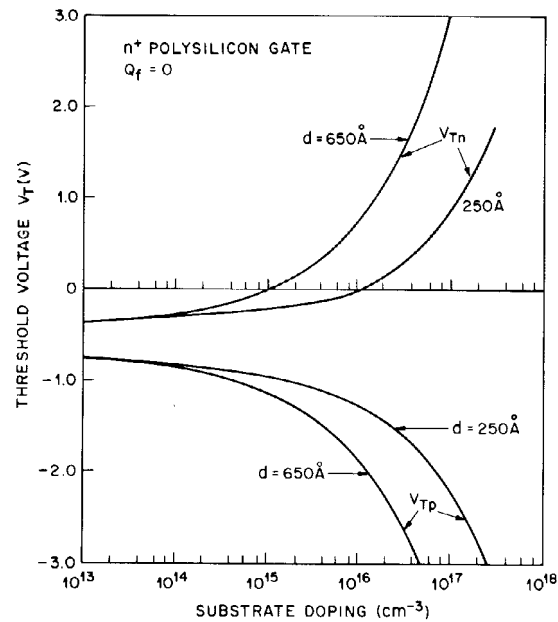
- Spennan til þess að framkalla algebra umhverfingu verður að vera nægilega há til að
 - borðarnir verði flatir $\phi_{ms} - Q_{it}/C_o$
 - vega upp á móti hleðslu í berasnaða bilinu Q_{sc}/C_o
 - mynda umhverft lag $2\psi_b$
- Þegar tekið er tillit til fastrar hleðslu í oxíðinu er hliðrun í þröskuldsspennunni

$$V_T \approx V_{FB} + 2\psi_b + \frac{\sqrt{2\epsilon_s q N_A (2\psi_b)}}{C_o}$$

eða

$$V_T \approx \left[\phi_{ms} - \frac{Q_f}{C_o} \right] + 2\psi_b + \frac{\sqrt{4\epsilon_s q N_A \psi_b}}{C_o}$$

Pröskuldsspenna V_T

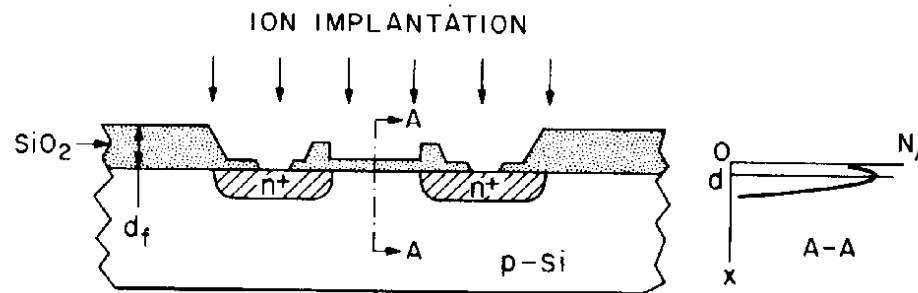


- Pröskuldsspenna sem fall af íbótarþéttleika í n -rásar (V_{Tn}) og p -rásar (V_{Tp}) MOSFET sem fall af íbótarþéttleika
- Get er ráð fyrir gátt úr fjölkristölluðum kísli og að föst hleðsla í oxíði sé óvera ($Q_f = 0$)

Þröskuldsspenna V_T

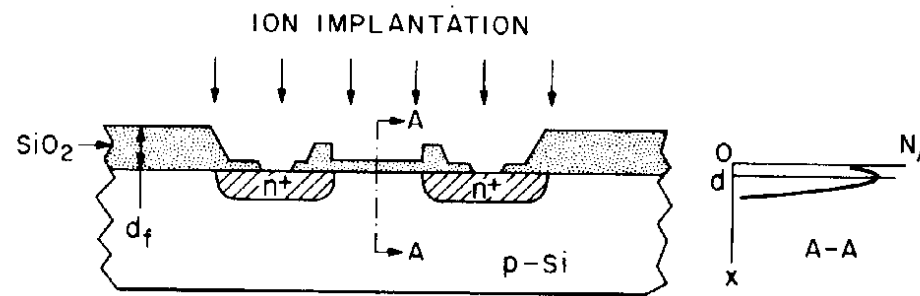
- Allar kennistærðirnar sem ákvarða þröskuldsspennuna má stilla af tiltölulega nákvæmlega
 - mismunur í vinnuföllum ϕ_{ms} ákvarðast af vali á leiðara í gátt
 - ψ_b ákvarðast af íbót undirlags
 - draga má úr Q_{it} með heppilegri oxunaraðferð og byggja rásina í kísil sem ræktaður er í (100)-stefnu
 - hleðslan á berasnauda bilinu Q_{sc} er stillt af með íbót undirlagsins
 - rýmdin C_o ákvarðast af þykkt og rafsvörunarstuðli einangrara

Þröskuldsspenna V_T



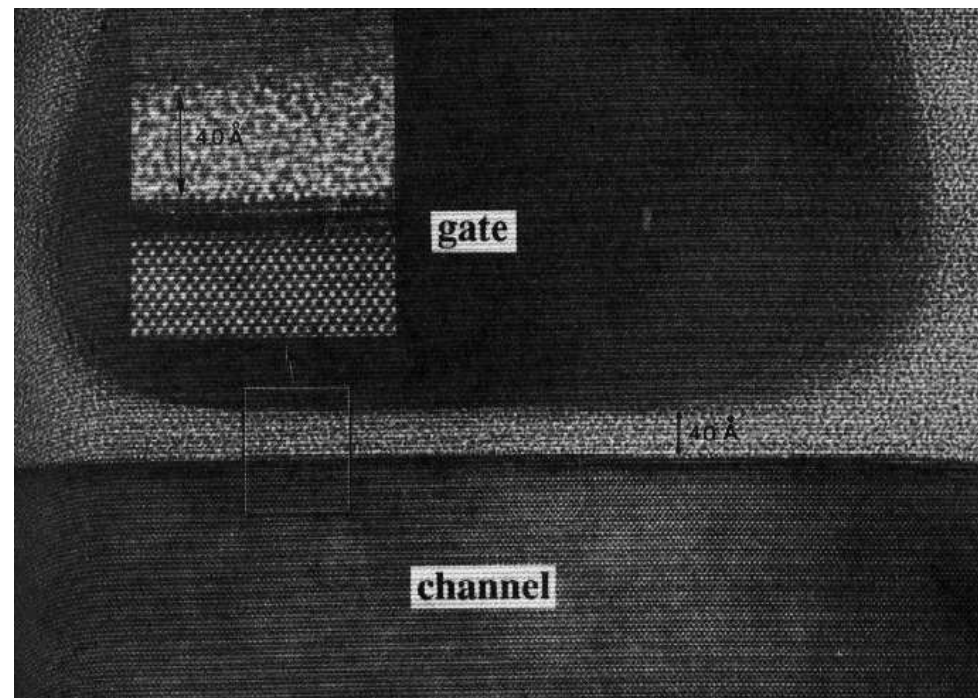
- Til að stýra þröskuldspennunni er jónaígræðsla notadrýgst
- Mögulegt er að stilla V_T nokkuð nákvæmlega með jónaígræðslu, þar eð með henni má setja inn nákvæmlega æsktan íbótarþéttleika
- Myndin sýnir bór ígræddan í n-rásar MOSFET (p -leiðandi undirlag) þannig að íbótarþéttleiki sé mestur við Si-SiO₂ samskeytin

Þröskuldsspenna V_T



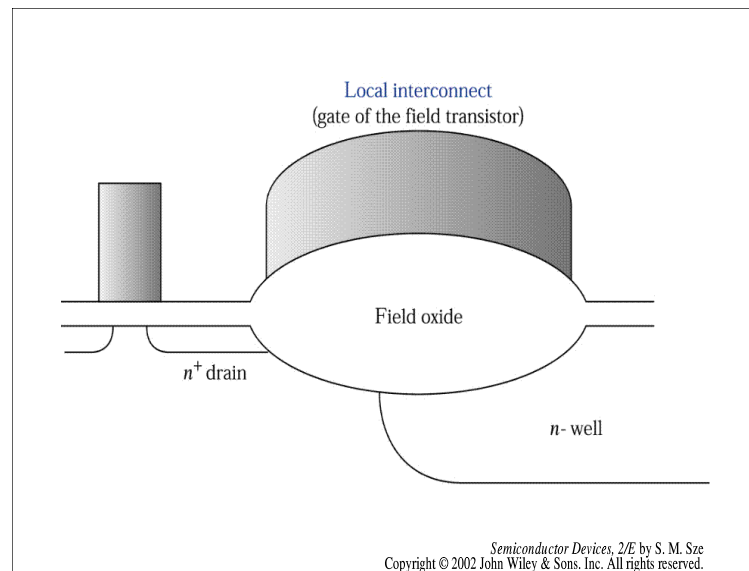
- Neikvætt hlaðnir bór rafþegar auka þá íbótarpéttleikann í rásinni og V_T hækkar
- Á sama hátt veldur grunn bórigræðsla í p -rásar MOSFET lækun á V_T

Þröskuldsspenna V_T



- Æskilegt er að þröskuldsspenna sé lág og drifstraumar háir
- Þá er þunnt oxíðlag notað á gáttarsvæðinu til að auka $C_o = \epsilon_{ox}/d$
- Í nútíma tólum er þykkt oxíðsins 20 – 100 Å

Þröskuldsspenna V_T



- Það má einnig stýra þröskuldsspennunni með þykkt oxíðsins
- Þó að lág þröskuldsspenna sé æskileg á gáttinni þarf þröskuldsspenna milli tóla að vera há
- Ein leið til að koma í veg fyrir víxlverkun milli tóla er að setja þykkt sviðs oxíð á milli einstakra tóla

Þröskuldsspenna V_T

- Þröskuldsspennan verður jákvæðari fyrir n -rásar MOSFET og neikvæðari fyrir p -rásar MOSFET ef þykkt oxíðs er aukin
- Þetta er vegna skerðingar í sviðsstryk við fasta gáttarspennu ef oxíð þykkt er aukin
- Þetta má sjá á myndinni þar sem gáttaroxíðið er mun þynnra en oxíðið utan við svelg- og lindarsvæðin
- Á þessum svæðum er þröskuldsspennan mun hærri en fyrir þunna gáttaroxíðið

⇒ Dæmi 12.1.

Þröskuldsspenna V_T

- Yfirborðsspenna (álögð spenna á undirlag) hefur einnig áhrif á þröskuldsspennu
- Þegar bakspenna er lögð milli undirlags og lindar (þ.e. neikvæð spenna V_{BS} á p -leiðandi undirlag með tilliti til lindar fyrir n -rásar tól), þá breikkar berasnauða bilið og þröskuldsspennan þarf að hækka til að vega upp á móti aukinni rúmhleðslu Q_{sc}

Þröskuldsspenna V_T

- Einfölduð mynd segir að x_d dýpki er við förum út eftir rásinni. Þá, í stað,

$$Q_{sc} = -qN_A x_{dmax} \approx -(2q\epsilon_s N_A (2\psi_b))^{1/2}$$

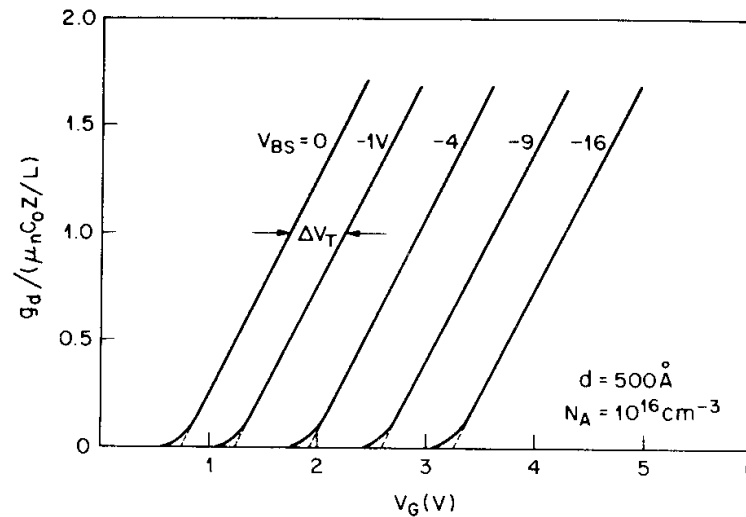
skal rita

$$Q'_b \approx -(2q\epsilon_s N_A (2\psi_b + V_{BS}))^{1/2}$$

- Breyting í þröskuldsspennu vegna spennu á undirlag

$$\Delta V_T = \frac{\sqrt{2q\epsilon_s N_A}}{C_o} \left[(2\psi_b + V_{BS})^{1/2} - (2\psi_b)^{1/2} \right]$$

Þröskuldsspenna V_T



- Þegar leiðni rásar g_D er teiknuð sem fall af gáttarspennunni V_G þá svarar skurðpunkturinn við V_G -ásinn til þröskuldsspennunnar
- Við sjáum á mynd að ef spenna á undirlag er aukin frá 1 V upp í 16 V, þá eykst þröskuldsspenna frá 1.25 V upp í 3.25 V

⇒ Dæmi 12.2.

Skölun - stutt rás

- Til að auka megi fjölda rásaeininga í smárás verður að skala tólin niður
- Smærri tól gera mögulegan hærri þéttleika tóla í smárás
- Smærri rás bætir drifstrauminn $I_D \sim 1/L$ og þar með verkun tólsins
- Í dag er lengdin á rásinni $0.13 \mu\text{m}$ og enn á hún eftir að styttest
- Með styttri rás koma fram ýmis óæskileg hrif
- Þegar rásin styttist kemur að því að dýpt berasnauða bilsins við lind og svelg verður sambærileg við lengd rásarinnar
- Kennistærðir smárans víkja þá frá þeim gildum sem fundin eru með því að gera ráð fyrir langri rás

Skölun - stutt rás

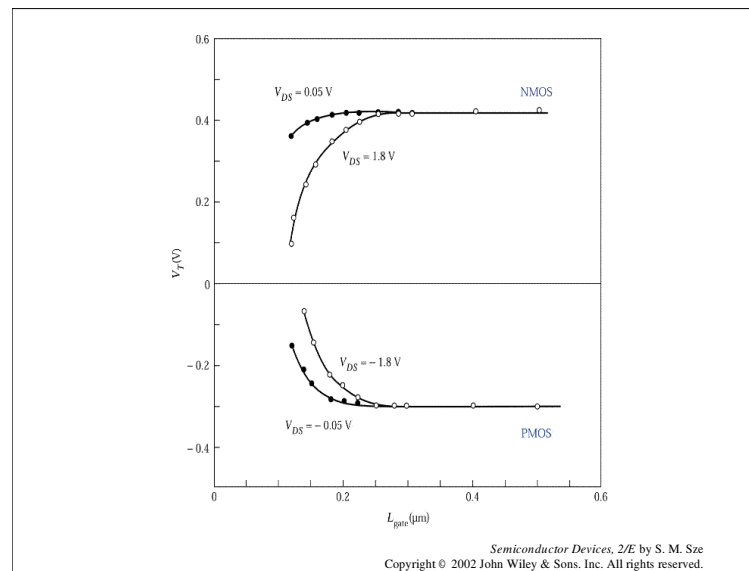
- Jafnan

$$V_T \approx V_{FB} + 2\psi_b + \frac{\sqrt{2\epsilon_s q N_A (2\psi_b)}}{C_0}$$

er byggð á nálguninni um stigbundna rás - hleðslurnar í berasnauða bili undirlagsins stafa eingöngu af sviðinu sem stafar af gáttarspennunni

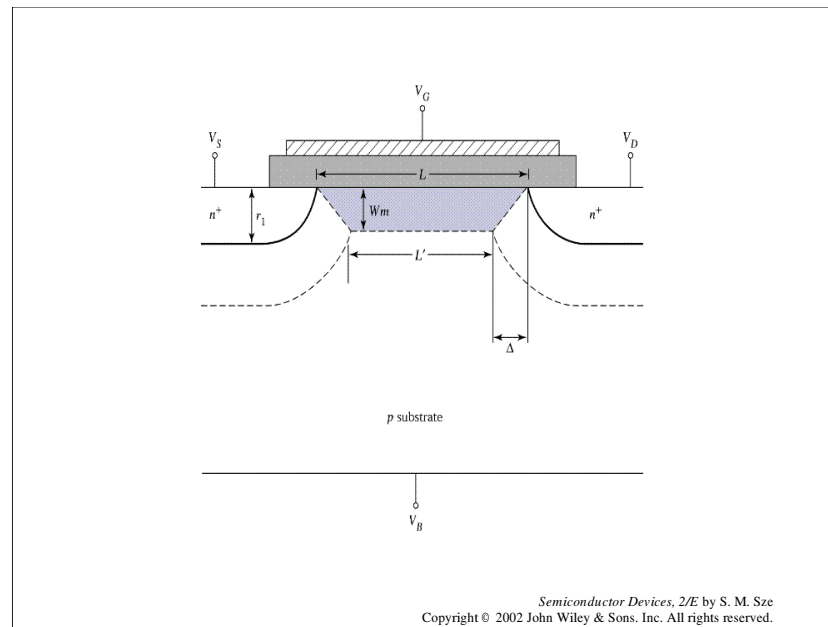
- Þegar rásalengdin er skert geta svið frá lindar- og svelgsvæðum haft áhrif á hleðsludreifingu og þess vegna á kennistærðir eins og þröskuldsspennu og lekastrauma

Skölun - stutt rás



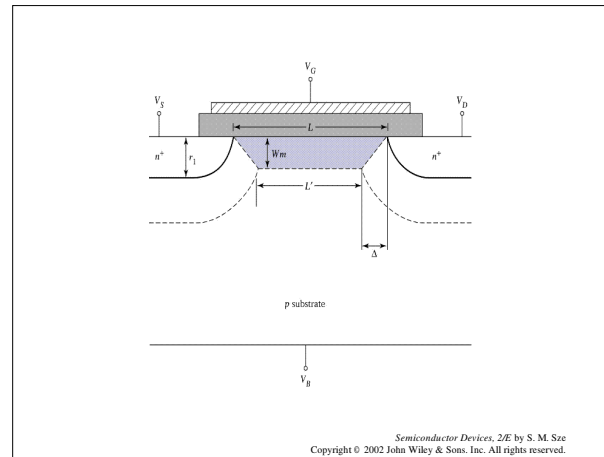
- Þegar þessi áhrif koma til er þröskuldsspennan minna jákvæð þegar rásalengdin minnkar í n -rásar MOSFET og minna neikvæð með styttri rás p -rásar MOSFET
- Myndin sýnir þröskuldsspennu roll-off í $0.5\ \mu\text{m}$ CMOS

Skölun - stutt rás



- Það sem er undir kvaðratrótinni er óháð hliðarsviði frá lind og svelg
- Myndin sýnir þversnið n -rásar MOSFET sem vinnur á línulegu sviði ($V_{DS} \geq 0.1 \text{ V}$) - Deililíkan hleðslu

Skölun - stutt rás



- Berasnauða bilið við svelg samskeytin er nær því jafnstórt og við lindarsamskeytin
- Berasneyðan í rásinni skarast við berasnauðu bilin við svelg og lind og hleðslur vegna gáttarsviðsins má nálgast með trapissu
- Breyting í þröskuldsspennu er vegna skerðingar í hleðslu í ferkanntaða laginu $L \times W_m$ í trapissu $(L + L') \times W_m/2$

Skölun - stutt rás

- Þá breytist þröskuldsspennan um

$$\Delta V_T = -\frac{qN_A W_m r_j}{C_o L} \left[\sqrt{1 + \frac{2W_m}{r_j}} - 1 \right]$$

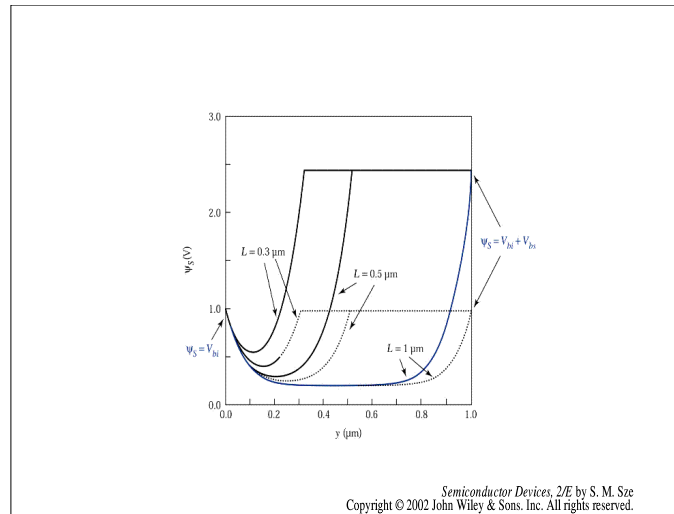
þar sem

- N_A er íbótarþéttleiki undirlags
 - W_m er breidd berasnauðs bils
 - r_j dýpt samskeyta
 - L er rásalengd
 - C_o rýmd oxíðs á einingarflöt
- Fyrir langa rás er $\Delta \ll L$ og lítil skerðing í hleðslu

Skölnun - stutt rás

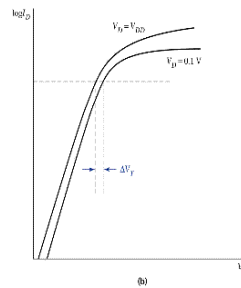
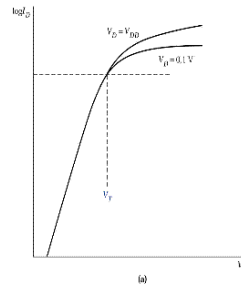
- Þegar svelgspenna MOSFET, með stutta rás, er aukin frá línulegu sviði upp í mettun eykst roll-off þröskulds
- Þetta er svelgstýrð þröskuldslækkun (e. drain induced barrier lowering (DILB))

Skölun - stutt rás



- Myndin sýnir yfirborðsmætti milli lindar og svelgs fyrir n -rásar tól af ýmsum lengdum
- Samskeyti lindar og rásar eru við $y = 0$
 - punktalína $V_{DS} = 0$
 - heil lína $V_{DS} = 1.5$
 - $d = 10 \text{ nm}$ og $N_A = 10^{16} \text{ cm}^{-3}$

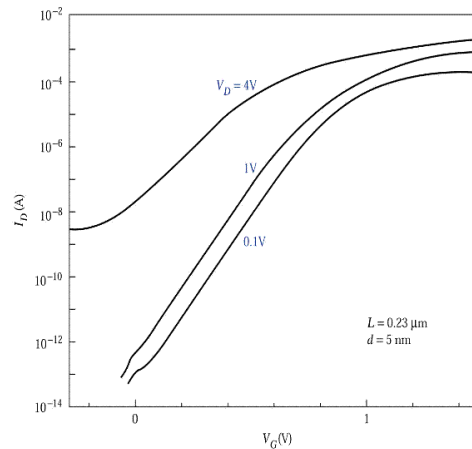
Skölun - stutt rás



Semiconductor Devices, 2/E by S. M. Sze
Copyright © 2002 John Wiley & Sons, Inc. All rights reserved.

- Straumur neðan við þröskuld fyrir langa og stutta n -rás við háa og lága svelgspennu
- Hliðrun í straum fyrir stutta rás með svelgspennu segir að DIBL-hrif séu til staðar

Skölun - stutt rás



Semiconductor Devices, 2/E by S. M. Sze
Copyright © 2002 John Wiley & Sons, Inc. All rights reserved.

- Myndin sýnir neðanþröskuldsspennu í n -rásar MOSFET
- Við 1 V sjást áhrif DIBL og við 4 V verður punch trough
- DIBL er samsíða hliðrun $\log(I_D)$ vs. V_G ferilsins
- Punch through er ósamsíða hliðrun $\log(I_D)$ vs. V_G ferilsins

Stutt rás - Punch through

- Ef gert er ráð fyrir skörpum skeytum er breidd berasnauða bilsins lindar megin

$$x_S = \left(\frac{2\epsilon_s}{qN_A} (V_{bi} + V_{BS}) \right)^{1/2}$$

og svelg megin

$$x_D = \left(\frac{2\epsilon_s}{qN_A} (V_D + V_{bi} + V_{BS}) \right)^{1/2}$$

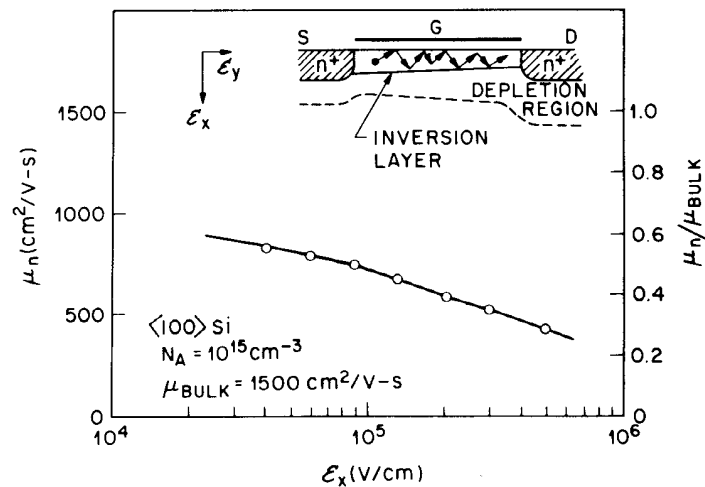
þar sem V_{BS} er spenna álögð á undirlagið

- Í stuttri rás geta berasnauðu bilin orðið jafnstór rásinni
- Þegar berasnauðu bilin ná saman (e. punch-through) stýrir gáttin ekki lengur straumnum
- Þá getur runnið talsverður lekastraumur um undirlagið

Skölun

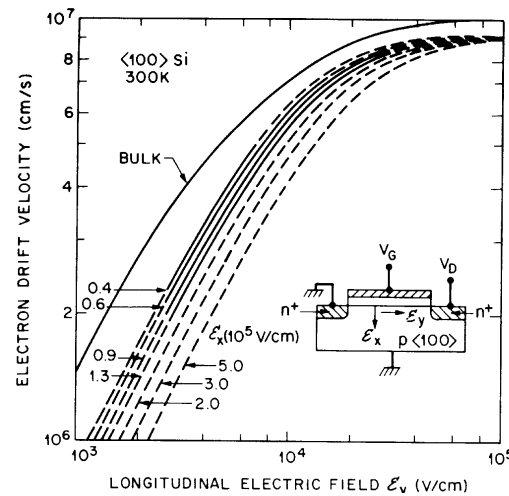
- Í venjulegri notkun er V_D gjarnan haldið föstu (t.d. 5 V)
- Þegar rásin stýttist þá hækkar rafsviðsstyrkurinn eftir rásinni \mathcal{E}_y og hreyfanleikinn verður rafsviðsháður og hraði hleðslubera mettast
- Jafnvel við lágan rafsviðsstyrk er hreyfanleikinn í rásinni lægri en hreyfanleiki í bolnum
- Hleðsluberarnir í rásinni ferðast mjög nálægt samskeytum hálfleiðara og oxíðs, þeir verða því fyrir dreifingu vegna ójafna í yfirborðinu og Coulomb víxlverkunnar við fastar hleðslur í gáttaroxíðinu
- Hærri spenna dregur hleðslubera nær samskeytum oxíðs og kísils sem hefur í för með sér aukna dreifingu

Sköln



- Myndin sýnir mældan hreyfanleika sem fall af þversum rafsviðsstyrk \mathcal{E}_x
- Hreyfanleiki í kísilbol sem íbættur er með 10^{15} cm^{-3} er $1500 \text{ cm}^2/\text{Vs}$
- Í MOSFET fer færsla hleðslubera fram í mjóu rými (10 til 100 Å), og yfirborðsdreifing skerðir því hreyfanleikann

Skölun



- Myndin sýnir mældan rekhraða rafeinda í n -rásar tóli sem fall af rafsviðinu eftir rásinni \mathcal{E}_y
- Fyrir lág rafsviðsgildi ($\mathcal{E}_y \sim 10^3$ V/cm) er rekhraðinn línulega háður rafsviðsstyrk og hreyfanleikinn fasti
- Fyrir há rafsviðsgildi ($\mathcal{E}_y \sim 10^5$ V/cm) mettast rekhraðinn $v_s \approx 9 \times 10^6$ m/s

Skölun

- Svelgstraumurinn I_{Dsat} er fjöldi heðslubera margfaldaður með hraða og hleðslu. Þegar $v = v_s$ er

$$I_{Dsat} = Zqv_s \int_0^{x_i} n(x)dx$$

þar sem x_i er breidd umhverfða lagsins

- Tegrið jafngildir hleðslunni í umhverfða laginu á einingarflöt, Q_n
- Við lindarenda rásarinnar, má tákna þessa hleðslu með $(V_G - V_T)C_o$ og þá er

$$I_{Dsat} \approx Zqv_s(V_G - V_T)$$

Skölun

- Þverleiðnin er fasti

$$g_m = \frac{\partial I_{D\text{sat}}}{\partial V_G} = ZC_o v_s$$

og hæsta tíðni

$$f_T = \frac{\mu_n \mathcal{E}_x}{2\pi L} = \frac{v_s}{2\pi L}$$

Smækkun tóla

- Snjöll leið til að minnka áhrifin af stuttri rás er að skerða víddir og spennur um stuðulinn κ
- Nýjar stærðir verða þá

$$L' = \frac{L}{\kappa}, \quad d' = \frac{d}{\kappa}, \quad Z' = \frac{Z}{\kappa}$$

- Til að viðhalda föstu rafsviði er spennan skert til samræmis

$$V' = \frac{V}{\kappa}$$

Smækkun tóla

- Þá skalast eðlisstærðir tólsins

$$C'_o = \frac{\epsilon_{ox}}{d/\kappa} = \kappa \frac{\epsilon_{ox}}{d} = \kappa C_o \quad \text{F/cm}^2$$

$$(C_o A)' = (\kappa C_o) \frac{Z}{\kappa} \frac{L}{\kappa} = \frac{C_o A}{\kappa} \quad \text{F}$$

$$I'_{Dsat} = \left[\frac{Z}{\kappa} \right] = \frac{(\kappa C_o) v_s (V_G - V_G)}{\kappa} = \frac{I_{Dsat}}{\kappa} \quad \text{A}$$

$$J'_{Dsat} = \left[\frac{I'_{Dsat}}{A'} \right] = \left[\frac{I_{Dsat}}{\kappa} \right] \frac{\kappa^2}{A} = \kappa J_{Dsat} \quad \text{A/cm}^2$$

Smækkun tóla

$$f'_T = \frac{v_s}{2\pi(L/\kappa)} = \kappa f_T \quad \text{Hz}$$

$$P'_{ac} = (C'_o A') V'^2 f'_T = \frac{C_o A}{\kappa} \left[\frac{V}{\kappa} \right]^2 \kappa f_T$$

eða

$$P'_{ac} = \frac{P_{ac}}{\kappa^2} \quad \text{Watts}$$

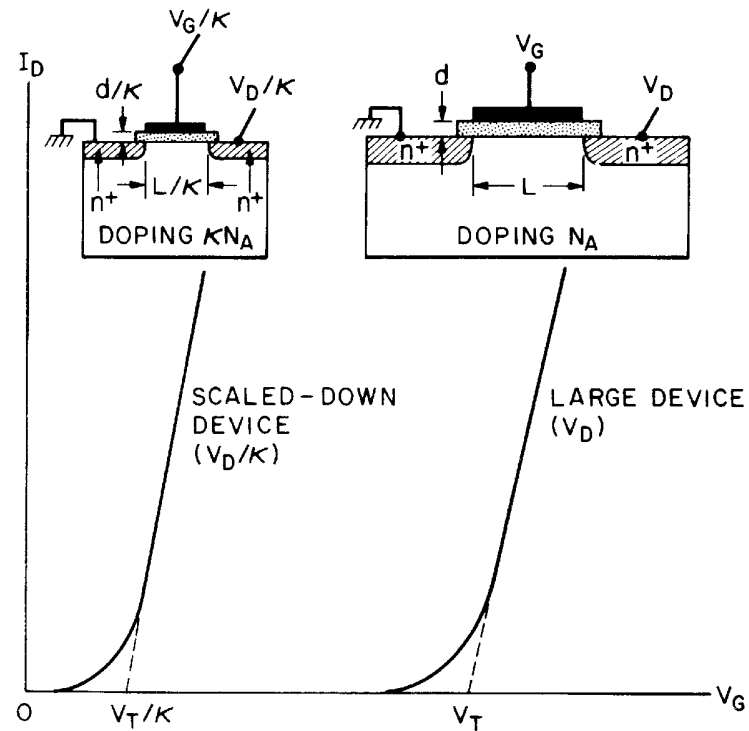
$$P'_{dc} = I' V' = \left[\frac{I}{\kappa} \right] \left[\frac{V}{\kappa} \right] = \frac{P_{dc}}{\kappa^2} \quad \text{Watts}$$

$$E' = \frac{1}{2} (C_o A)' V'^2 = \frac{1}{2} \frac{C_o A}{\kappa} \left[\frac{V}{\kappa} \right]^2 = \frac{E}{\kappa^3}$$

Smækkun tóla

- Þegar tólið er skalað niður breytast allar stærðirnar nema ein á æskilegan hátt
 - Vinnuhraði eykst
 - Þéttleiki tóla eykst
 - Aflþéttleiki er óbreyttur
- Straumþéttleikinn hins vegar margfaldast með skölunarfastanum
- Málmleiðarar hafa efri mörk á hvað þeir geta borið mikinn straumþéttleika vegna electromigration, færslu atóma vegna rafkrafta
- Virk mörk fyrir áleiðara eru um 10^5 A/cm^2

Smækkun tóla



- Skölun á MOSFET með föstum stuðli
- Þröskuldsspennan skalast einnig með sama stuðli

MOSFET

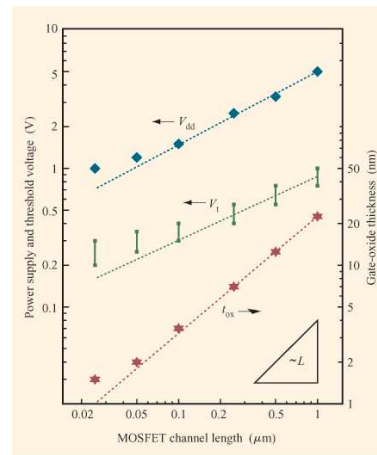


Figure 1

History and trends of power-supply voltage (V_{dd}), threshold voltage (V_t), and gate-oxide thickness (t_{ox}) vs. channel length for CMOS logic technologies.

(Taur 2002)

- Myndin sýnir hvernig drifspennan (V_{DD}), þröskuldsspennan (V_T) og þykkt oxíðins (d) hafa þróast með lengd rásar
- Við sjáum að drifspennan hefur ekki lækkað jafnhrott og rásarlengdin
- Þetta segir að sviðsstyrkur í rás hefur aukist

Heimildir

- [1] S. M. Sze, *Semiconductor Devices: Physics and Technology*, John Wiley & Sons, 2 ed., 2002, kafli 6.3
- [2] Ben G. Streetman og Sanjay Banerjee, *Solid State Electronic Devices*, 5th ed., Prentice Hall, 2000, kaflar 6.4.4, 6.5.4.- 6.5.9
- [3] J. D. Meindl, Low Power Microelectronics: Retrospect and Prospect, *Proceedings of the IEEE*, **83** (1995) 619 – 635
- [4] Y. Taur, CMOS design near the limit of scaling, *IBM Journal of Research and Development*, **46** (2002) 213 – 222
- [5] Hang Hu, J. B. Jacobs, L.T. Su, D.A. Antoniadis, A study of deep-submicron MOSFET scaling based on experiment and simulation, *IEEE Transactions on Electron Devices*, **42**(4) (1995) 669-677